

**BEST AVAILABLE COPY**

[54] Title of the Invention: Power Supply Circuit  
[11] Japanese Utility Model Laid-Open No.: 61-52439  
[43] Opened: Apr. 9, 1986  
[21] Application No.: 59-137176  
[22] Filing Date: Sep. 12, 1984  
[72] Inventor(s): S. Nagami  
[71] Applicant: Kanto Seiki Co., Ltd.

**[Claim]**

A power supply circuit for an electronic circuit (11) requiring backup at an abnormal situation of a main power supply (2), said power supply circuit comprising:

a backup power supply (4) always generating a backup voltage and supplying said backup voltage to said electronic circuit (11) at an abnormal situation of said main power supply (2);

a voltage detector (10) comparing a voltage output from said main power supply (2) with a voltage output from said backup power supply (4) and detecting whether the former voltage exceeds the latter voltage or not; and

a switching circuit (5) supplying said voltage output from said main power supply (2) to said electronic circuit (11) instead of said voltage output from said backup power supply (4) when said voltage detector (10) detects that said voltage output from said main power supply (2) exceeds said voltage output from said backup power supply (4).

**[Brief Description of the Drawings]**

Fig. 1 is a circuit diagram of a power supply circuit of an exemplary embodiment of the present invention. Fig. 2 is a voltage waveform chart for explaining an operation of the circuit according to the embodiment. Fig. 3 is a circuit diagram of a conventional power supply circuit. Fig. 4 is a voltage waveform chart for explaining an operation of the conventional circuit.

**{Reference Numerals}**

- 2      Logic Power Supply
- 3      Ignition Switch

4	Backup Power Supply
5	Switching Circuit
7	Battery
10	Voltage Detector
11	CPU
12	Peripheral Circuit

# 公開実用 昭和61-52439

⑬ 日本国特許庁(JP)

⑭ 実用新案出願公開

⑫ 公開実用新案公報(U)

昭61-52439

⑮ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑬ 公開 昭和61年(1986)4月9日

H 02 J 9/06  
G 06 F 1/00

1 0 2

D-7522-5G  
A-7157-5B

審査請求 未請求 (全 頁)

⑯ 考案の名称 電源回路

⑰ 実 願 昭59-137176

⑱ 出 願 昭59(1984)9月12日

⑲ 考 案 者 永 見 正 文 大宮市日進町2丁目1910番地 関東精器株式会社内

⑳ 出 願 人 関 東 精 器 株 式 会 社 大宮市日進町2丁目1910番地

㉑ 代 理 人 弁 理 士 田 澤 博 昭 外 2 名

## 明 細 書

### 1. 考案の名称

#### 電源回路

### 2. 実用新案登録請求の範囲

主電源(2)の非作動時にバックアップを必要とする回路(11)を含む電子回路の電源回路において、常時バックアップ電圧を発生し該バックアップ電圧を前記主電源(2)の非作動時に前記バックアップを必要とする回路(11)に供給するバックアップ電源(4)と、前記主電源(2)の出力電圧と前記バックアップ電源(4)の出力電圧とを比較し前者が後者を上まわつたか否かを検出する切換電圧検出回路(10)と、該切換電圧検出回路(10)により前記主電源(2)の出力電圧が前記バックアップ電源(4)の出力電圧を上まわつたときに切換制御され、前記バックアップを必要とする回路(11)に対して前記バックアップ電源(4)の出力電圧に代えて前記主電源(2)の出力電圧を供給する電源切換回路(5)とを備えたことを特徴とする電源回路。

### 3. 考案の詳細な説明

(1)

〔 考案の技術分野 〕

この考案は、例えば車載用マイクロコンピュータ等如きイグニッションスイッチオフ時に電力のバックアップを必要とする回路を含む電子回路の電源回路に関する。

〔 従来技術 〕

従来この種の電源回路としては、例えば第3図に示すようなものがある。なお、第4図(a)~(c)は動作を説明するための電圧波形図であり図(a), (b), (c)のそれぞれは、第3図中に示す(a), (b), (c)点の各箇所に対応する波形である。

まず、構成を説明すると、これは、イグニッションスイッチ3がオン時に作動し、CPU(中央演算処理装置)11、インターフェイスの如き周辺回路12からなるマイクロコンピュータ等の電子回路1に電力を供給する3端子レギュレータ等のロジック電源2(容量大)と、イグニッションスイッチ3がオフ時にCPU12の動作内容(メモリ)をバックアップするためのバックアップ電源4(容量小)と、イグニッションスイッチ3の

オン⇔オフ時にCPU11に対する電源系を切換えるためのタイミングをとらえる切換電圧検出回路6と、この切換電圧検出回路6による検出信号で実際に電源系を切換える電源切換回路5より構成されている。

なお、7はバッテリー、8は平滑コンデンサ、9はバッテリー逆接続防止用ダイオードである。

次に、上記の構成からなる回路の動作について適宜第4図を参照しながら説明する。イグニッションスイッチ3がオフの時は、ロジック電源2の出力電圧が0Vであるため、切換電圧検出回路6は作動せず、従つて電源切換回路5はオフ状態にある。このため、バックアップ電源4から常時出力されているバックアップ電圧がCPU11に供給される。

イグニッションスイッチ3がオフからオンになる時は、ロジック電源2の出力電圧が所定の値（例えば5V、第4図(b)参照）まで立上がるが、その際、切換電圧検出回路6はロジック電源2の出力電圧が所定の切換電圧になると作動し、電源切

換回路5をオン状態にする。このとき、切換電圧検出回路6の切換電圧がバックアップ電源4のバックアップ電圧に対してマッチングがとれてなく、第4図(c)に示す如く例えば前者が3.7V、後者が4Vであると、電源切換回路5の作動時点でCPU11への給電ライン(図示の(c)点)の電圧が4Vから3.7Vに引込まれ、その後ロジック電源電圧の5Vまで立上がることになる。

また、イグニッションスイッチ3がオンからオフになる時は、ロジック電源2の出力電圧が切換電圧検出回路6の切換電圧まで下がるまでは、電源切換回路5はオン状態であるため、図示のc点はロジック電源2の出力電圧の立下がりに伴いバックアップ電圧より低い切換電圧まで下がる。そして、ロジック電源電圧が切換電圧以下になると、切換電圧検出回路6が作動し、電源切換回路5がオフ状態となる。従つて、図示の(c)点は切換電圧からバックアップ電圧まで復帰することになる。

しかしながら、このような従来の電源回路にあつては、上述のように、マイクロコンピュータ等

のバックアップを必要とする回路が通常動作している時使用するロジック電源の電圧を検出し、所定の切換電圧になつた時点でバックアップ電源とロジック電源を切換えるようになっていたため、第4図(c)に示すように、切換電圧とバックアップ電圧とのマッチングがとれていないと（例えばそれぞれ3.7V, 4Vであると）、切換時にバックアップ電圧が（例えば4Vから3.7Vまで）低下し、バックアップ電源とロジック電源の電圧的な切換えがスムーズに行なわれず、また部品点数も多いという問題があつた。

#### 〔考案の概要〕

この考案は、このような従来の問題点に着目してなされたもので、ロジック電源とバックアップ電源の切換えを、バックアップ電源側の電圧で制御し、かつ切換電圧の検知と電源系の切換えを1個のトランジスタで行なうことにより、上記問題点を解決することを目的としている。

#### 〔考案の実施例〕

以下、この考案を図面に基づいて説明する。第



1 図ならびに第 2 図は、この考案の一実施例を示す図であり、第 1 図は回路構成図、第 2 図はその動作を説明するための電圧波形図である。なお、第 2 図(a), (b), (c)に示す波形は、第 1 図中に示す(a), (b), (c)点の各箇所に対応する波形である。

まず、構成を説明すると、ロジック電源 2、バックアップ電源 4、両電源 2, 4 を切換えるための切換電圧検出回路 10 および電源切換回路 5 より構成されている。なお、他の部分は第 3 図に示した従来のものと同様であるので、同一符号を付して詳細な説明は省略する。

次に、この実施例の動作について説明する。イグニッションスイッチ 3 がオフの時は、電源切換回路 5 を構成するトランジスタ Q のベースには、切換電圧検出回路 10 によつて作られたバイアス電圧（ロジック電源 2 の出力電圧がバックアップ電圧と同じ 4 V になつたときに、上記トランジスタ Q をオンさせうるレベルの電圧）が印加されている。このとき、ロジック電源 2 の出力電圧が 0 V のときには、電源切換回路 5 はオフ状態となる。

従つて、バックアップ電源 4 から常時出力されているバックアップ電圧が CPU 11 に供給される。

イグニッションスイッチ 3 がオフからオンになる時は、ロジック電源 2 の出力電圧が 4 V まで上がると、電源切換回路 5 がオン状態となる。従つて、バックアップ電源 4 によつて 4 V に維持されている図示の (c) 点は、ロジック電源電圧の立上がりに伴つて 5 V まで立上がることになる。

また、イグニッションスイッチ 3 がオンからオフになる時は、ロジック電源 2 の出力電圧が 4 V まで下がるまでは、電源切換回路 5 がオン状態にあるため、図示の (c) 点はロジック電源 2 の出力電圧の立下がりに伴つて 4 V まで立下がる。そして、(c) 点の電位が 4 V になると電源切換回路 5 がオフ状態となるが、CPU 11 にはバックアップ電源 4 から 4 V のバックアップ電圧が供給されることになる。

以上説明してきたように、バックアップを必要とする回路 11 に対する電源系の切換えを、従来ではロジック電源 2 の出力電圧によつて制御して

いるのに対して、この考案ではバックアップ電圧に基づいて作られたバイアス電圧によつて制御するものであり、その両者の差により、従来では電源切換回路5の切換電圧とバックアップ電圧とのマッチングがとれていないと、例えば第4図に示した如く電源切換わり時にCPU11への供給電圧が所定の値4Vより低いレベルに引込まれてしまい、CPU11においてはそのプログラムが暴走したりまたはメモリが消失する等の問題があつた。これに対しこの考案では、電源の切換えがスムーズに行なわれ、従来での問題は生じない。また、この考案では切換電圧検出回路10が従来での切換電圧検出回路6に比べて、構造が簡単である等の効果もある。

〔考案の効果〕

以上説明してきたように、この考案によれば、その構成を主電源2の非作動時にバックアップを必要とする回路11を含む電子回路の電源回路において、常時バックアップ電圧を発生し該バックアップ電圧を前記主電源2の非作動時に前記パッ

クアップを必要とする回路 11 に供給するバックアップ電源 4 と、前記主電源 2 の出力電圧と前記バックアップ電源 4 の出力電圧とを比較し前者が後者を上まわつたか否かを検出する切換電圧検出回路 10 と、該切換電圧検出回路 10 により前記主電源 2 の出力電圧が前記バックアップ電源 4 の出力電圧を上まわつたときに切換制御され、前記バックアップを必要とする回路 11 に対して前記バックアップ電源 4 の出力電圧に代えて前記主電源 2 の出力電圧を供給する電源切換回路 5 とを備えたので、イグニッションスイッチのオンオフ時におけるマイクロコンピュータ等の電源の切換えがスムーズに行なえ、かつ部品点数も削減できるという効果が得られる。

#### 4. 図面の簡単な説明

第 1 図はこの考案の一実施例による電源回路の回路構成図、第 2 図はこの考案の一実施例の動作を説明するための電圧波形図、第 3 図は従来の電源回路を示す回路構成図、第 4 図は従来のものの動作を説明するための電圧波形図である。

# 公開実用 昭和61-52439

2 … ロジック電源、3 … イグニッションスイッチ、4 … バックアップ電源、5 … 電源切換回路、7 … バッテリ、10 … 切換電圧検出回路、11 … CPU、12 … 周辺回路。

なお、図中、同一符号は同一、または相当部分を示す。

実用新案登録出願人

関東精器株式会社

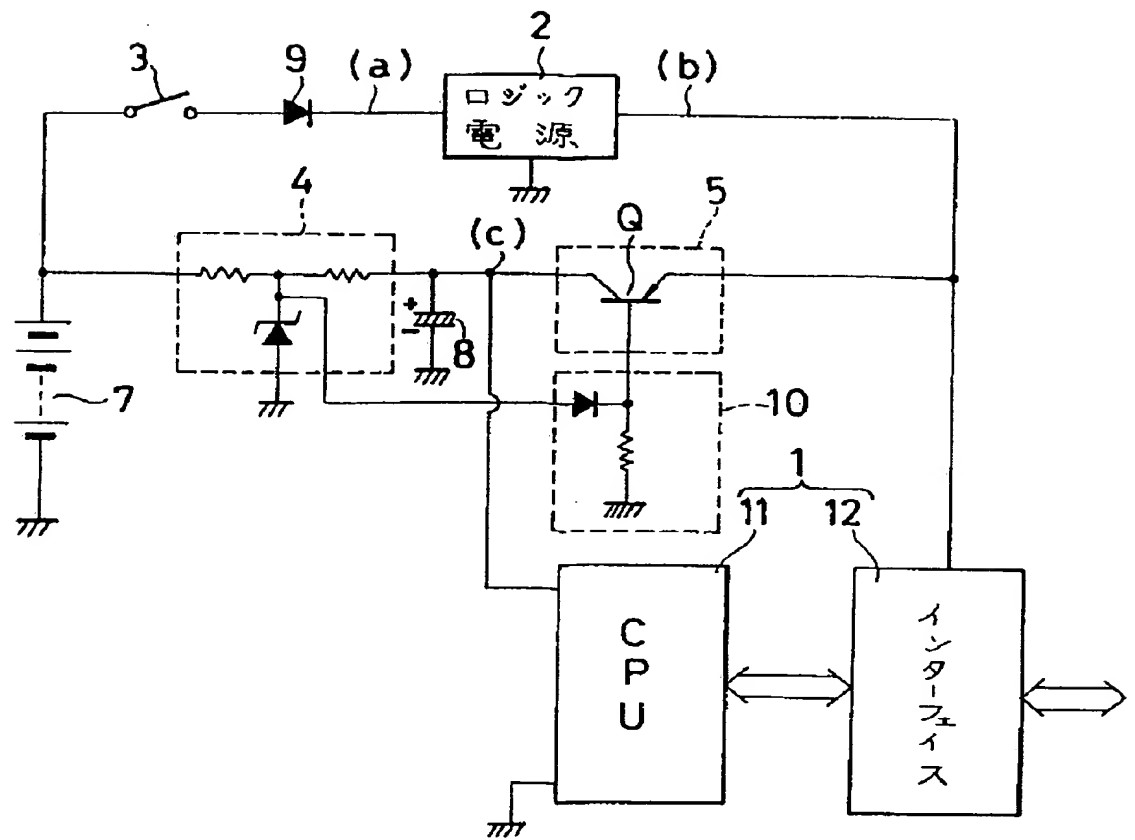
代理人 弁理士

田 澤 博 昭

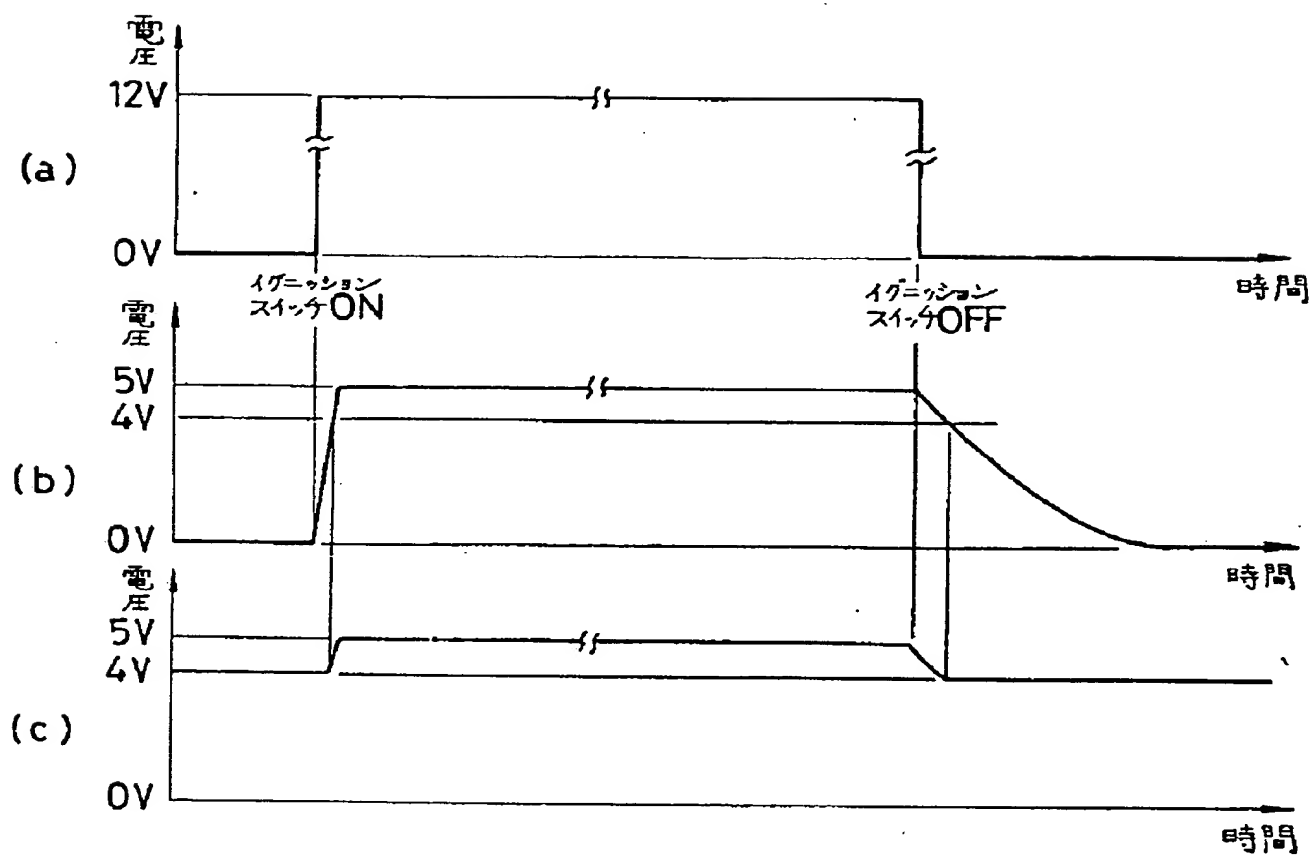
(外2名)



第 1 図



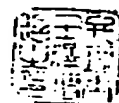
第 2 図



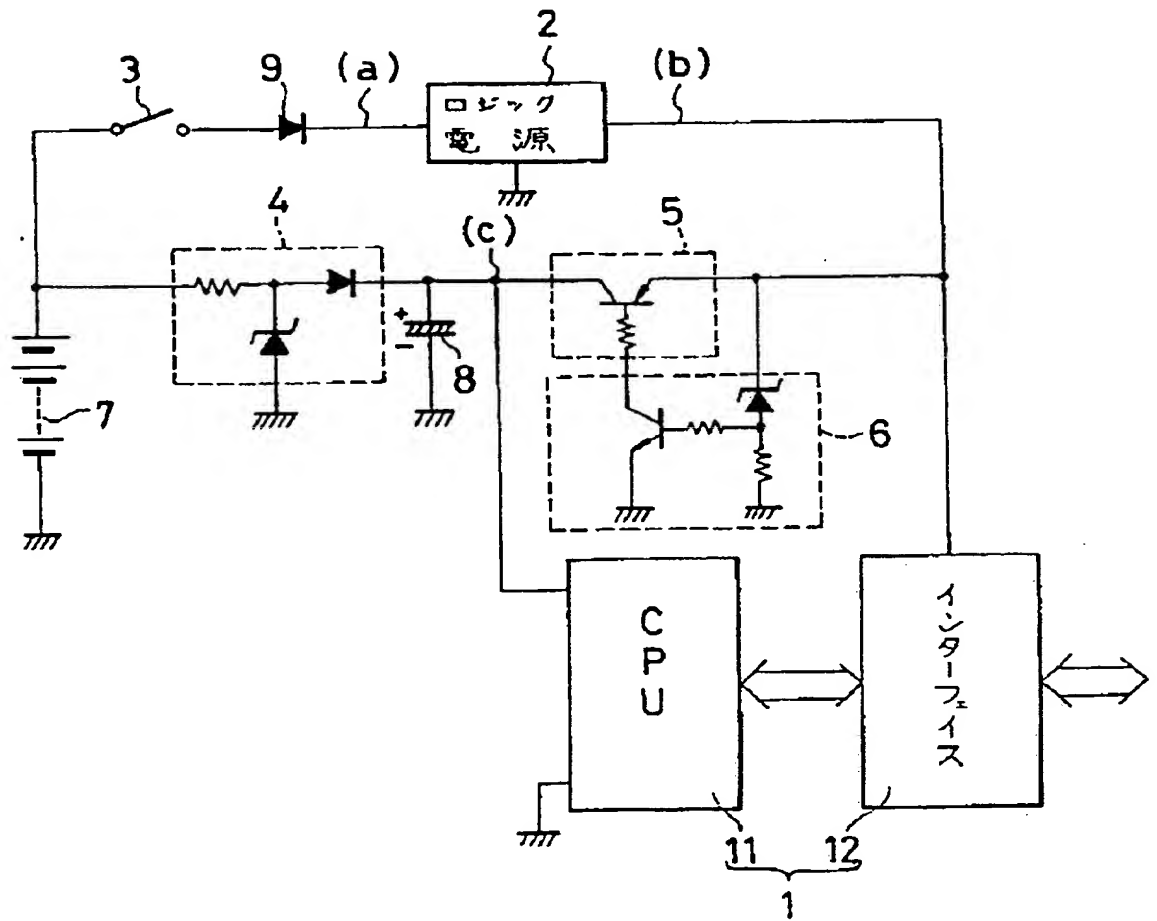
実開61-52439

代理人(弁理士) 田澤博昭 ほか2名

373

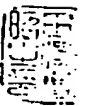


第 3 図



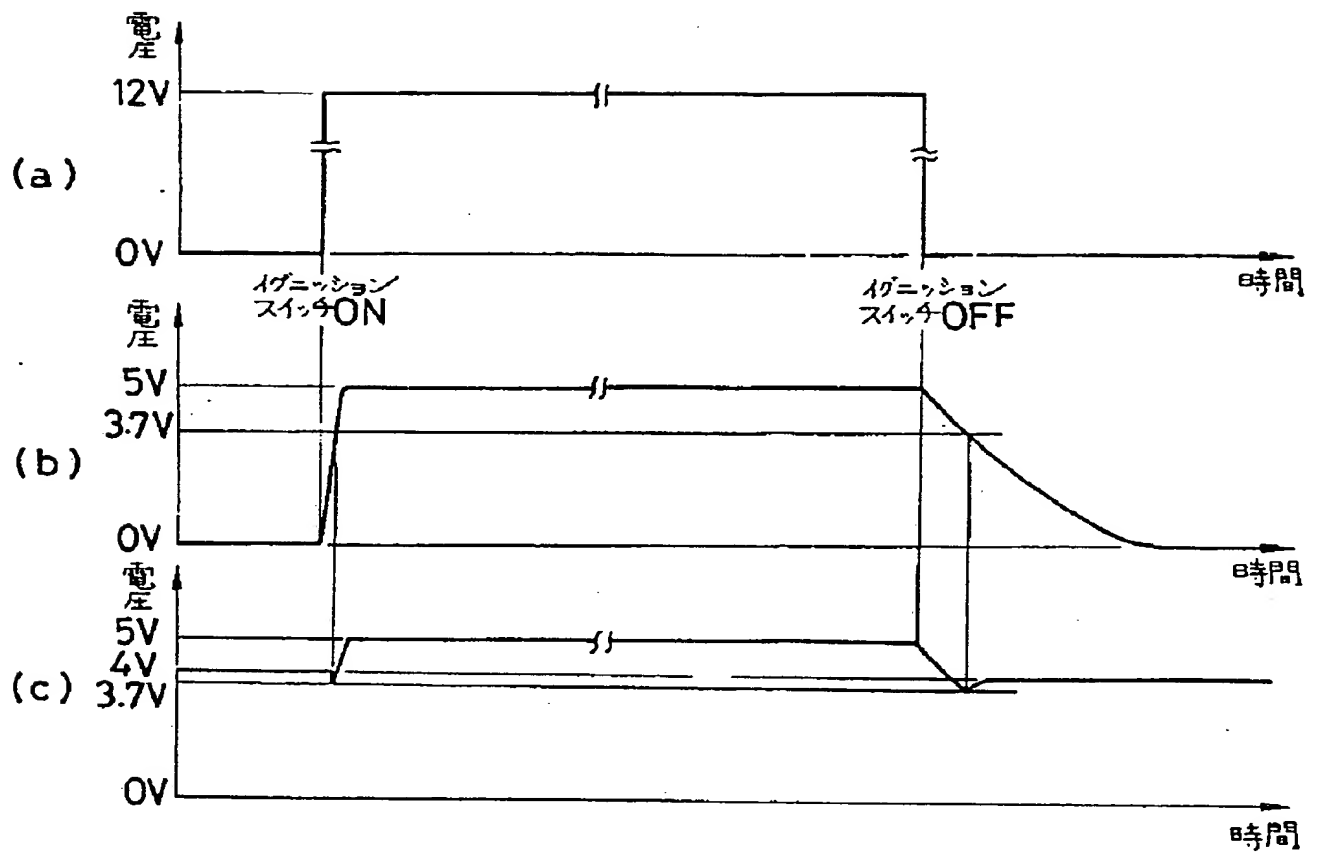
実開1-52439

代理人(弁理士) 田澤博昭 ほか2名





第 4 図



実開61-52439

代理人 (弁理士) 田澤博昭 ほか2名

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**